

团 体 标 准

T/CNS 82—2022

宇航用静态随机存储器总剂量辐射效应 试验方法

Test method for total ionizing dose effect of static random-access memory
in space application

2022 - 12 - 16 发布

2023 - 04 - 01 实施

目 次

前言	III
1 范围	1
2 规范性引用文件	1
3 术语和定义	1
4 设备及一般要求	2
5 程序	2
6 试验报告	5
附录 A (资料性) SRAM 功能测试图形操作指令	6

前 言

本文件按照GB/T 1.1—2020《标准化工作导则 第1部分：标准化文件的结构和起草规则》的规定起草。

请注意本文件的某些内容可能涉及专利。本文件的发布机构不承担识别专利的责任。

本文件由中国核学会提出。

本文件由核工业标准化研究所归口。

本文件起草单位：中国科学院新疆理化技术研究所，中国科学院微小卫星创新研究院，中国航天科技集团有限公司第五研究院宇航物资保障事业部。

本文件主要起草人：郑齐文、崔江维、余学峰、郭旗、李豫东、王信、张丹、陆妩、何承发、崔帅、李鹏伟。

宇航用静态随机存储器总剂量辐射效应试验方法

1 范围

本文件规定了宇航用静态随机存储器（Static Random-Access Memory, SRAM）总剂量（total ionizing dose, TID）效应试验方法。

本文件适用于评估宇航用SRAM的抗总剂量效应能力，抗辐射加固SRAM试验验证，SRAM总剂量效应研究。

2 规范性引用文件

下列文件中的内容通过文中的规范性引用而构成本文件必不可少的条款。其中，注日期的引用文件，仅该日期对应的版本适用于本文件；不注日期的引用文件，其最新版本（包括所有的修改单）适用于本文件。

GB/T 15447—2008 X、 γ 射线和电子束辐照不同材料吸收剂量的换算方法

JJF 1743—2019 放射治疗用电离室剂量计水吸收剂量校准规范

ASTM F996-11 基于电离辐射导致阈值电压漂移利用亚阈值特性分离由电离辐射引入的氧化物陷阱空穴和界面态的标准方法（Standard Test Method for Separating an Ionizing Radiation-Induced MOSFET Threshold Voltage Shift Into Components Due to Oxide Trapped Holes and Interface States Using the Subthreshold Current-Voltage Characteristics）

3 术语和定义

下列术语和定义适用于本文件。

3.1

电离辐射总剂量效应 total ionizing dose effect

电离辐射在半导体器件氧化物中产生缺陷电荷，缺陷电荷累积使器件电参数变化，甚至功能失效。

3.2

时间相关效应 time dependent effect

时间相关效应是指辐照诱生陷阱电荷的生长和（或）退火导致晶体管或集成电路出现明显的参数退化，而辐照诱生陷阱电荷的生长和（或）退火过程与时间直接相关。

3.3

加速退火试验 accelerated annealing test

利用提高温度加快时间相关效应的过程。

3.4

氧化物陷阱电荷 oxide trapped charge

电离辐射在绝缘介质产生空穴被氧空位俘获，形成带正电的氧化物陷阱电荷。

3.5

界面陷阱电荷 interface traps

电离辐射在绝缘介质产生空穴，空穴在绝缘介质中输运释放氢离子，氢离子与界面的硅氢键相互作用产生界面陷阱电荷。

3.6

最恶劣偏置条件 **worst case condition**

在辐照过程中, 对被测器件各端口施加的偏置电压条件, 该偏置电压条件使器件辐照后表现出最明显的参数退化。

3.7

移位测试 **remote tests**

将器件从辐照位置移开后对器件进行电参数测试。

3.8

测试图形 **test pattern**

施加于器件的一系列写读操作指令。

4 设备及一般要求

4.1 辐射源

辐射源应为可提供均匀辐射场的⁶⁰Co γ 射线源。辐射源在被辐射器件区域的辐射场的相对不均匀性应控制在±10%以内。辐射源的剂量场由剂量测试系统确定, 测量不确定度应在5%以内。

4.2 剂量测试系统

按照JJF 1743—2019、GB/T 15447—2008的规定, 确定钴⁶⁰Co γ 射线的硅吸收剂量。

4.3 测试系统

器件的测试系统应可稳定、准确地完成器件的功能及电参数测试, 同时测试精度满足器件手册要求。测试系统应进行信号完整性设计, 可使器件在手册规定的最大工作频率正常工作。测试系统应进行电源完整性设计, 抑制器件同步开关噪声对测试准确性的影响。

4.4 辐照偏置板

辐照试验中, 需要辐照偏置板对器件进行固定并提供试验计划的偏置条件。

4.5 样品

在同一批次中随机选取5片器件进行辐照试验, 同时另取1片器件为对比器件。不同的批次的试验样品需分别进行试验。

5 程序

5.1 试验方案

5.1.1 辐照剂量率

辐照剂量率选择应符合以下规定:

- a) 在 0.5 Gy(Si)/s~3 Gy(Si)/s 范围内选取辐照剂量率;
- b) 如果在条件 a) 剂量率下器件仅出现参数失效, 经各方同意, 可进行低于 0.5 Gy(Si)/s 剂量率的辐照试验。

5.1.2 剂量点

除另有规定外，选取 4 个剂量点进行移位测试，0.1X、0.2X、0.5X、1X，其中 X 是指器件预期达到的抗总剂量效应能力的剂量。

5.1.3 辐照偏置条件

辐照过程中，辐照偏置条件应符合以下规定：

- 电源电压为器件手册中规定的最大工作电压，SRAM 处于读取数据状态，且一半输出端口输出高电平，另外一半输出端口输出低电平；
- 如果参与试验各方均同意，可以采用器件实际应用条件下的偏置状态；
- 如果条件 a) 不是最恶劣偏置条件，可选用其他通过试验验证的最恶劣偏置条件。

5.1.4 功能测试

选择行奔跳（Galrow）、列奔跳（Galcol）、行进（March）、棋盘格（Checkerboard）、固定数据（Solid）测试图形进行功能测试，具体操作指令见附录A。如果SRAM读操作中各输出端口获得数据与预期结果不一致，则判定功能失效。

功能测试还应满足以下条件：

- 在器件最大或实际应用工作频率下进行；
- 分别在器件手册规定的最小电源电压、正常电源电压、最大电源电压进行；
- 优先于电参数进行测试；
- 测试图形分别采用 00h、FFh、55h、AAh 四种测试向量；
- 分别采用器件手册中的不同读写时序或实际应用读写时序。

5.1.5 直流参数测试

SRAM各直流参数的说明及测试条件见表1。直流参数失效判据由试验各方协商确定。

表1 SRAM 直流参数说明及测试条件

参数符号	参数说明	测试条件
V_{IH}	输入高电平阈值	在功能测试条件下，扫描各输入管脚的输入高电平，器件功能失效与通过的临界点
V_{IL}	输入低电平阈值	在功能测试条件下，扫描各输入管脚的输入低电平，器件功能失效与通过的临界点
I_{LI}	输入漏电流	对器件输入管脚施加 $0 \sim V_{CC}$ 之间的电压，同时测试该管脚的电流
I_{LO}	输出漏电流	置器件输出管脚为高阻态，施加 $0 \sim V_{CC}$ 之间的电压，同时测试该管脚的电流
V_{OL}	输出低电平	在一定负载条件下，置器件输出低电平，测试电压值
V_{OH}	输出高电平	在一定负载条件下，置器件输出高电平，测试电压值
I_{SB}	静态功耗电流	置器件于静态，测试电源电流，静态功耗电流测试采用 00 h、FF h 测试向量，且测试结果乘以 2 倍反映最恶劣偏置条件下的静态功耗电流上升
I_{CC}	动态功耗电流	置器件于动态写、动态读状态，分别测试流经电源的电流

5.1.6 交流参数测试

SRAM各交流参数的说明及测试条件见表2。交流参数失效判据由试验各方协商确定。

表2 SRAM 交流参数说明及测试条件

参数符号	参数说明	测试条件
t_{RC}	读延时	测试 SRAM 读取数据操作发出到数据成功读取的时间间隔
t_{WP}	写脉冲时间	测试 SRAM 可成功写入数据的最短脉冲时间

5.2 辐照试验

通过辐照偏置板对被测器件施加5.1.3规定的辐照偏置条件，按照5.1.1规定的辐照剂量率进行⁶⁰Co γ射线辐照。累积至5.1.2规定的剂量点，对被测器件进行移位测试，测试范围及测试方法按照5.1.4、5.1.5、5.1.6的规定进行，根据参数测试结果决定下一步试验步骤：

- 当被测器件通过功能以及直流、交流电参数的测试，则进行下一剂量点的辐照试验；
- 当被测器件通过功能以及直流、交流电参数的测试，且完成了5.1.2部分规定的所有剂量点的测试，则进行5.4加速退火试验；
- 如果被测器件出现功能失效，且已通过对比器件的测试排除测试系统的问题，则终止试验，判定器件失效；
- 如果被测器件出现直流或交流参数失效，且已通过对比器件的测试排除测试系统的问题，则执行5.3.1，判定器件是否需要进行辐照后的室温退火试验。

5.3 室温退火试验

5.3.1 判定器件是否需要进行辐照后室温退火试验

通过对器件分别进行0.5 Gy(Si)/s~3 Gy(Si)/s和≤0.001 Gy(Si)/s高低两种剂量率下的辐照试验，确定器件的辐射效应是否表现为时间相关效应。对于5.1.2部分规定总剂量大于1000 Gy(Si)的情况，低剂量率辐照试验总剂量为1000 Gy(Si)。如果高剂量率辐照追加与低剂量率辐照相同时间的室温退火可以模拟低剂量率辐射损伤，则判定为时间相关效应，进行室温退火试验。如果不可以模拟低剂量率辐射损伤，则判定不表现为时间相关效应，不进行室温退火试验。

5.3.2 辐照后室温退火试验条件

按以下条件进行：

- 退火偏置条件与辐照偏置条件一致；
- 退火温度应控制在24℃±6℃以内；
- 退火时间不能超过器件实际应用环境剂量率下的辐照时间；
- 在满足要求的退火时间内，如果器件直流及交流参数恢复到正常范围内，继续进行5.4加速退火试验。

5.4 加速退火试验

加速退火试验分为两个步骤，首先对辐照后的器件追加50%的剂量辐照，然后进行高温退火试验。

5.4.1 追加辐照试验

在相同辐照偏置条件下再进行50%预期总剂量的辐照。

5.4.2 高温退火试验

追加50%剂量辐照后，对器件进行高温退火试验，退火温度及时间应满足以下要求之一：

- 退火温度控制在100℃±5℃范围内，退火时间为168 h±12 h；

- b) 可采用不同于 a) 的退火温度及退火时间，但需通过试验验证在该条件退火后产生的辐射损伤大于 a) 条件退火；
- c) 可采用不同于 a) 的退火温度及退火时间，可通过与 SRAM 同一工艺线的 NMOSFET 试验确定采用该条件退火后有 60 % 以上的氧化物陷阱电荷复合，10 % 以下的界面陷阱电荷复合。按照 ASTM F996-11 规定的方法进行测试，分离得到氧化物陷阱电荷及界面陷阱电荷密度。

5.4.3 功能及电参数测试

对经过高温退火后的器件进行功能以及直流、交流参数测试，判定器件是否出现功能及参数失效。根据参数测试结果确定试验结论：

- a) 被测器件通过功能以及直流、交流参数的测试，则判定器件满足 5.1.2 规定预期剂量 X 的抗辐射能力；
- b) 如果被测器件出现功能及直流、交流参数失效，且已通过对比器件的测试排除测试系统的问题，则判定器件失效。

5.5 试验数据处理

试验所要记录的数据包括功能参数、直流参数、交流参数，如下所示：

- a) 功能参数：SRAM 读周期各输出端口输出数据与预期数据对比结果，如果一致则记录功能正确，如果不一致则记录错误地址及错误数据；
- b) 直流参数：记录表 1 所列测试参数在不同剂量点测试结果；
- c) 交流参数：记录表 2 所列测试参数在不同剂量点测试结果。

6 试验报告

报告至少应包括：

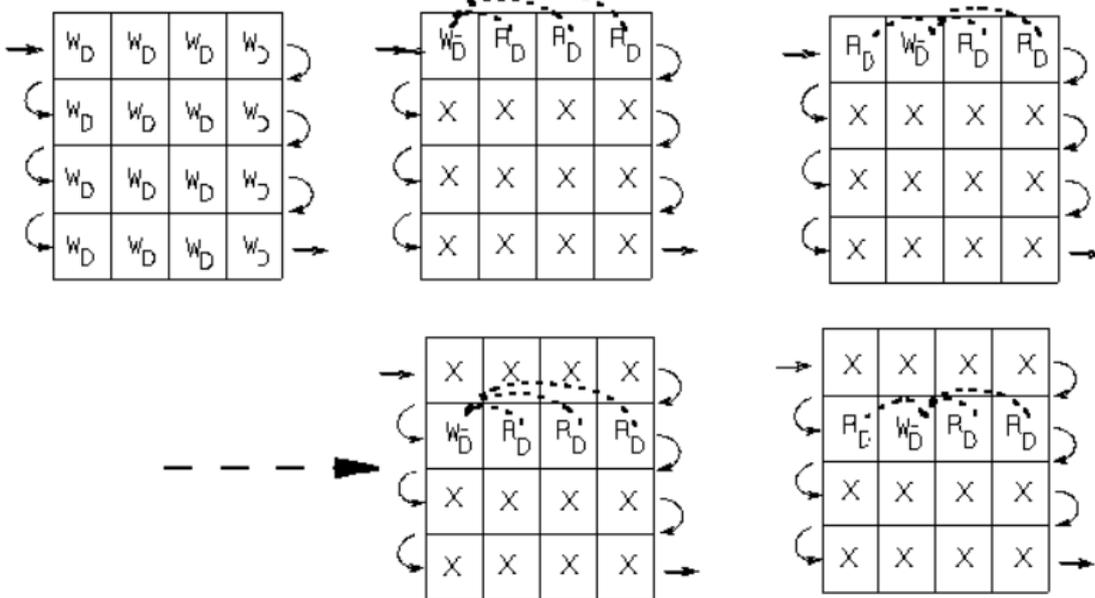
- a) 试验样品信息，包括样品批次、型号、数量、编号等；
- b) 设备信息，包括设备名称、设备测量范围及有效期等；
- c) 人员信息，包括试验人员、测试人员、记录人员等；
- d) 辐照试验信息，包括试验日期、辐照源信息、辐照偏置条件、剂量点、剂量率、退火、环境温度、辐照及测试时间及时间间隔等；
- e) 测试信息，包括测试参数、测试条件等；
- f) 试验数据，包括原始数据类别、数据提取方法（有必要时）等；
- g) 试验结论，包括对试验结果及数据的描述等。

附录 A
(资料性)

SRAM 功能测试图形操作指令

A.1 行奔跳 (Galrow)

行奔跳 (Galrow) 测试指令图见图A.1。



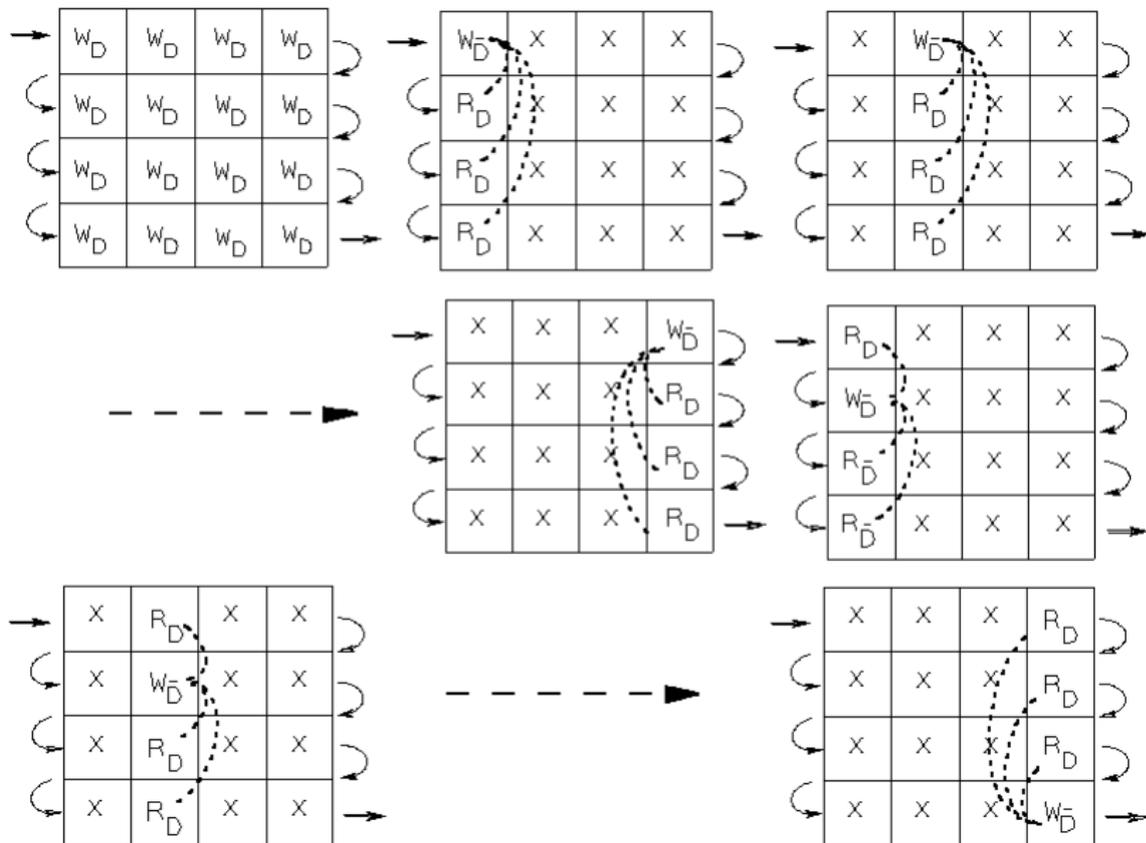
图A.1 行奔跳 (Galrow) 测试指令图

测试步骤如下:

- a) 对 SRAM 的所有地址写入数据 D , D 分别为 00h, FFh, 55h, AAh;
- b) 在第一个地址或母单元写入数据 \bar{D} , \bar{D} 为数据 D 的互补数据;
- c) 读取并判定同一行其他地址存储数据是否为 D , 但每次读取数据 D 后都需要返回步骤 b) 中的母单元进行数据读取, 判定该单元数据是否仍为 \bar{D} ;
- d) 对步骤 b) 中的母单元写入数据 D ;
- e) 将步骤 b) 中母单元相邻的单元设置为新的母单元, 并写入数据 \bar{D} ;
- f) 重复步骤 c);
- g) 重复步骤 d)、e)、f), 直到存储阵列中的所有单元都被测试。

A.2 列奔跳 (Galcol)

列奔跳 (Galcol) 测试指令图见图A.2。



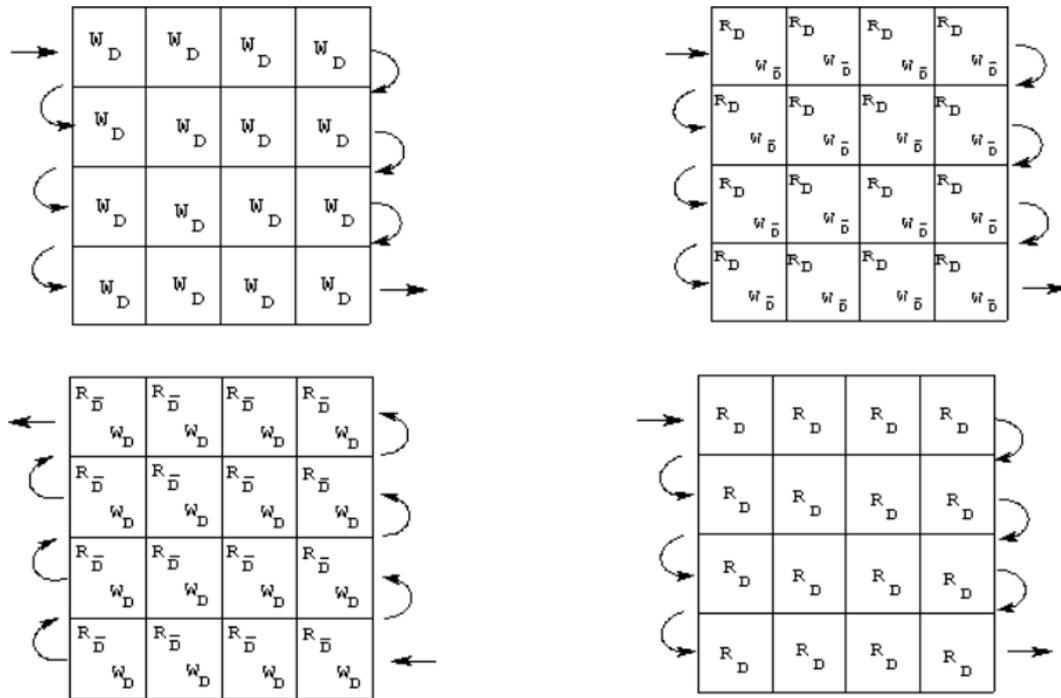
图A.2 列奔跳 (Galcol) 测试指令图

测试步骤如下：

- 对 SRAM 的所有地址写入数据 D ， D 分别为 00h, FFh, 55h, AAh;
- 在第一个地址或母单元写入数据 \bar{D} ， \bar{D} 为数据 D 的互补数据；
- 读取并判定同一列其他地址存储数据是否为 D ，但每次读取数据 D 后都需要返回步骤 b) 中的母单元进行数据读取，判定该单元数据是否仍为 \bar{D} ；
- 对步骤 b) 中的母单元写入数据 D ；
- 将步骤 b) 中母单元相邻的单元设置为新的母单元，并写入数据 \bar{D} ；
- 重复步骤 c)；
- 重复步骤 d)、e)、f)，直到存储阵列中的所有单元都被测试。

A.3 行进 (March)

行进 (March) 测试指令图见图A.3。



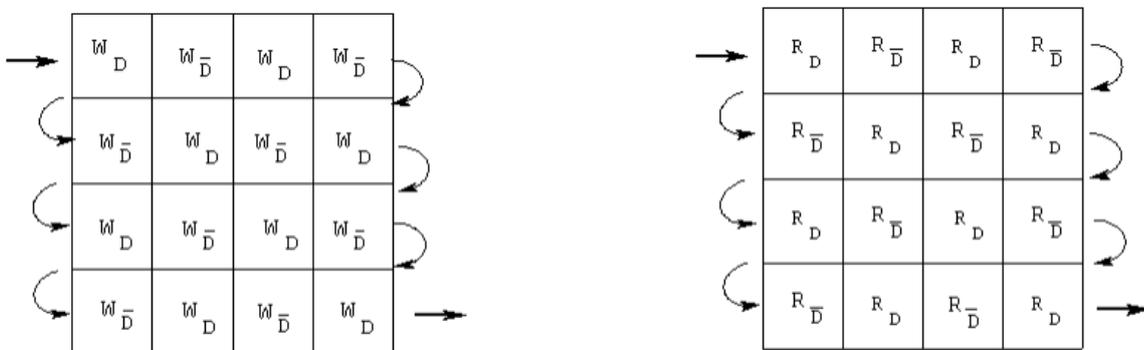
图A.3 行进 (March) 测试指令图

测试步骤如下：

- a) 对 SRAM 的所有地址写入数据 D ， D 分别为 00h, FFh, 55h, AAh；
- b) 读取并判定第一个地址存储数据是否为 D ，接下来对该地址写入数据 \bar{D} ， \bar{D} 为数据 D 的互补数据；
- c) 按顺序对所有存储地址进行步骤 b) 的操作；
- d) 读取并判定最后一个地址存储数据是否为 \bar{D} ，接下来对该地址写入数据 D ；
- e) 按步骤 c) 相反的顺序，对所有存储地址进行步骤 d) 的操作。

A.4 棋盘格 (Checkerboard)

棋盘格 (Checkerboard) 测试指令图见图A.4。



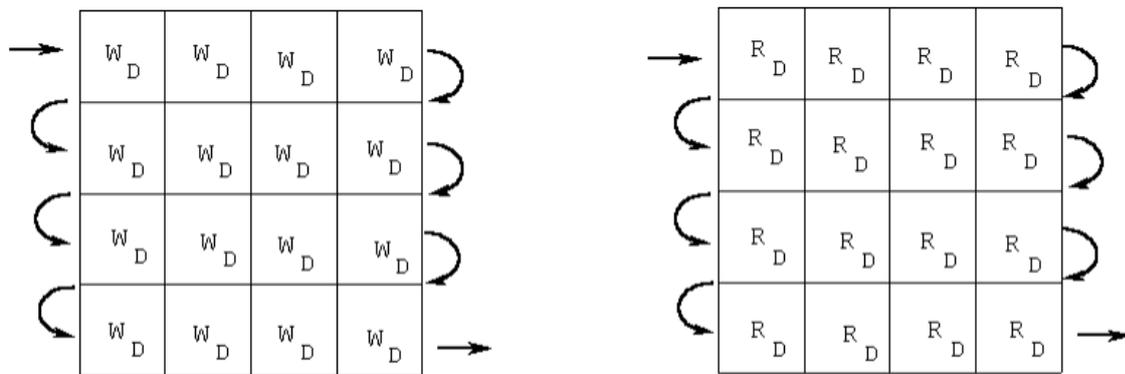
图A.4 棋盘格 (Checkerboard) 测试指令图

测试步骤如下：

- 对SRAM写入数据 D 及 \bar{D} ， D 分别为00h，FFh，55h，AAh，且满足每个存储地址与上下左右相邻位置单元存储数据互补；
- 读取并判定每个地址存储数据是否正确。

A.5 固定数据 (Solid)

固定数据 (Solid) 测试指令图见图A.5。



图A.5 固定数据 (Solid) 测试指令图

测试步骤如下：

- 对 SRAM 所有地址写入数据 D ， D 分别为 00h，FFh，55h，AAh；
- 读取并判定每个地址存储数据是否正确。